

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-144988

(43)Date of publication of application : 11.06.1993

(51)Int.Cl.

H01L 23/50
B21D 28/00

(21)Application number : 03-304909

(71)Applicant : FUJITSU MIYAGI ELECTRON:KK

(22)Date of filing : 20.11.1991

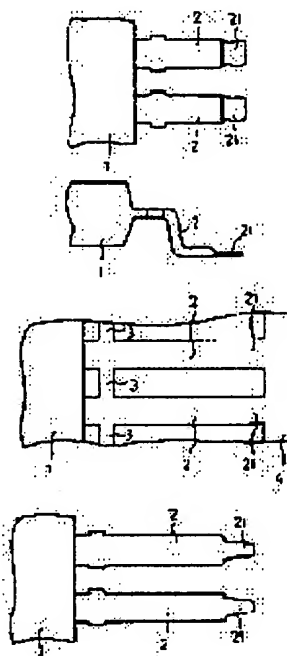
(72)Inventor : KOBAYASHI HITOSHI
ASANO YUICHI
TAKAHASHI FUMIITO

(54) PRODUCTION OF SEMICONDUCTOR DEVICE, SEMICONDUCTOR PRODUCING EQUIPMENT AND LEAD FRAME

(57)Abstract

PURPOSE: To improve the flatness and the solder wettability of a lead and improve the mount ability of a plastic IC by compulsorily pressing the lead tip of a lead frame so as to make it thin at the time of bending and narrowing the lead tip.

CONSTITUTION: A semiconductor chip is mounted on the stage of a lead frame to which the tip 21 of a lead 2 is connected by a connecting member 4 to be resin-sealed. When the connecting member 4 is removed by cutting, the tip 21 of the lead 2 is cut narrow and the tip 21 of the lead 2 is pressed to be thin when the lead 2 is being bent. In this manner, the tip 21 of the lead 2 is forcibly pressed to be thin, the flatness of the lead is improved and since the tip 21 becomes thin by the press, the solder wettability of the tip 21 is also improved. Since the lead tip 21 is cut narrow, even when the tip 21 pressed to be wide, solder bridge generation at the time of mounting is prevented.



LEGAL STATUS

[Date of request for examination] 14.05.1998

[Date of sending the examiner's decision of rejection] ~ 28.09.1999

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

[0010]

[Function]

Flatness of the lead is improved by forcibly pressing and crushing the tip end of the lead during or after forming of the lead. In addition, as the tip end of the lead is crushed and the thickness thereof is also made smaller, solderability of the tip end portion is also improved. As lead tip end portion 21 has been cut to have a smaller width in cutting away lead connection member 4, solder bridge during mounting can be prevented even if tip end portion 21 is crushed and becomes greater in width.

[0011]

If lead tip end portion 21 is cut to have a smaller width and plated and thereafter lead connection member 4 is cut away, opposing side surfaces of lead tip end portion 21 with smaller width are also solder-plated, and solderability is thus further improved.

[0012]

In addition, use of the lead frame having lead tip end portion 21 smaller in width obviates the need for the step of cutting the lead tip end portion to have a smaller width and an apparatus for that step.

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平5-144988

(43)公開日 平成 5 年(1993) 6 月11日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 23/50	B	9272-4M		
B 2 1 D 28/00	B	6689-4E		
H 0 1 L 23/50	D	9272-4M		

審査請求 未請求 請求項の数 4 (全 5 頁)

(21)出願番号 特願平3-304909

(22)出願日 平成 3 年(1991)11月20日

(71)出願人 391003705

株式会社富士通宮城エレクトロニクス
宮城県柴田郡村田町大字村田字西ケ丘 1 番
地の 1

(72)発明者 小林 均

宮城県柴田郡村田町大字村田字西ケ丘 1 番
地の 1 株式会社富士通宮城エレクトロニ
クス内

(72)発明者 浅野 祐一

宮城県柴田郡村田町大字村田字西ケ丘 1 番
地の 1 株式会社富士通宮城エレクトロニ
クス内

(74)代理人 弁理士 寒川 誠一

最終頁に続く

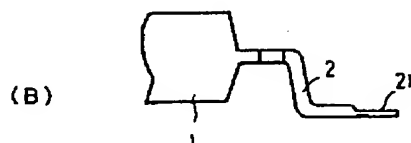
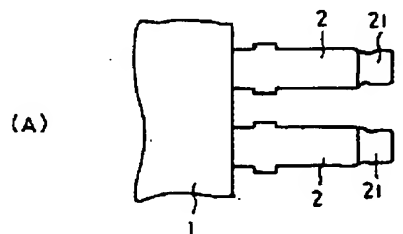
(54)【発明の名称】 半導体装置の製造方法並びに半導体製造装置及びリードフレーム

(57)【要約】

【目的】 半導体装置の製造方法、詳しくは、リードフレームに半導体チップを搭載して樹脂封止をなすプラスチック IC の製造方法並びにその製造に使用される半導体製造装置及びリードフレームに関し、プラスチック IC のリードの平坦性と半田ぬれ性とを向上する製造方法を提供することを目的とする。

【構成】 リード 2 の先端部 21 が連結部材 4 をもって相互に連結されているリードフレームのステージ上に半導体チップを搭載して樹脂封止した後、連結部材 4 を切断除去してリード 2 を曲げ成形する工程を有する半導体装置の製造方法において、連結部材 4 を切断除去する際に、リードの先端部 21 を細くカットし、リード 2 を曲げ成形する際に、リードの先端部 21 をプレスして薄くするか、または、連結部材 4 を切断除去するのに先立ってリードの先端部 21 を細くカットしてメッキを施すように構成する。

プラスチック IC のリード加工工程図
(その 3)



【特許請求の範囲】

【請求項1】 リード(2)の先端部(21)が連結部材(4)をもって相互に連結されてなるリードフレームのステージ上に半導体チップを搭載して樹脂封止した後、前記連結部材(4)を切断除去して前記リード(2)を曲げ成形する工程を有する半導体装置の製造方法において、

前記連結部材(4)を切断除去する際に、前記リード(2)の先端部(21)を細くカットし、前記リード(2)を曲げ成形する際に、前記リード(2)の先端部(21)をプレスして薄くする工程を有することを特徴とする半導体装置の製造方法。

【請求項2】 リード(2)の先端部(21)が連結部材(4)をもって相互に連結されてなるリードフレームのステージ上に半導体チップを搭載して樹脂封止した後、前記連結部材(4)を切断除去して前記リード(2)を曲げ成形する工程を有する半導体装置の製造方法において、

前記連結部材(4)を切断除去するのに先立って前記リード(2)の先端部(21)を細くカットしてメッキを施し、前記リード(2)を曲げ成形する際に、前記リード(2)の先端部(21)をプレスして薄くする工程を有することを特徴とする半導体装置の製造方法。

【請求項3】 リードフレームのリード(2)の先端部(21)を相互に連結する連結部材(4)を切断除去するリード連結部材切断手段と前記リード(2)を曲げ成形するリード成形手段とを有する半導体製造装置において、

前記リード(2)の先端部(21)を細くカットするリード先端部カット手段とリード先端部(21)をプレスして薄くするリード先端部プレス手段とが付加されてなることを特徴とする半導体製造装置。

【請求項4】 リード(2)の先端部(21)が連結部材(4)をもって相互に連結されてなるリードフレームにおいて、

前記リード(2)の先端部(21)が細くされてなることを特徴とするリードフレーム。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、半導体装置の製造方法、詳しくは、リードフレームに半導体チップを搭載して樹脂封止をなすプラスチックICの製造方法並びにその製造に使用される半導体製造装置及びリードフレームに関する。

【0002】

【従来の技術】図2(A)に、リードフレームに半導体チップを搭載して樹脂封止したときの樹脂モールドから突出しているリード部の平面図を示し、同図(B)にその側面図を示す。図において、1は樹脂モールドであり、2はリードであり、3はタイバーであり、4はリー

ド2の先端部21を相互に連結する連結部材である。

【0003】リード部をメッキ処理した後、図5に示すように、タイバー3と連結部材4とを切断除去し、次いで、図6に示すように、リード2を曲げ成形する。なお、図5と図6とにおいて、(A)は平面図であり、(B)は側面図である。

【0004】

【発明が解決しようとする課題】リード曲げ成形後のパッケージを平板上に置いたときに一部のリードが平板上から浮いた状態になることがある。この浮きの量が多いと実装したときに半田付け不良が発生するのでこの浮きの量を小さくすることが必要であるが、現状では0.1mm以下にすることは困難である。

【0005】また、半田メッキ処理後にリード2の連結部材4を切断除去するので、リード先端部21の切断面には半田がメッキされておらず、半田ぬれ性が悪くなって実装時に半田付け不良が発生する。この対策として、リードの先端部21を連結する連結部材4のないリードフレームを使用する方法が考えられるが、製造過程においてリードの変形が発生しやすいという欠点がある。

【0006】本発明の目的は、この欠点を解消することにより、プラスチックICのリードの平坦性と半田ぬれ性とを向上する製造方法並びにその方法に使用される装置及びリードフレームを提供することにある。

【0007】

【課題を解決するための手段】上記の目的のうち半導体装置の製造方法は、下記のいずれの手段によっても達成される。第1の手段は、リード(2)の先端部(21)が連結部材(4)をもって相互に連結されているリードフレームのステージ上に半導体チップを搭載して樹脂封止した後、前記の連結部材(4)を切断除去して前記のリード(2)を曲げ成形する工程を有する半導体装置の製造方法において、前記の連結部材(4)を切断除去する際に、前記のリード(2)の先端部(21)を細くカットし、前記のリード(2)を曲げ成形する際に、前記のリード(2)の先端部(21)をプレスして薄くする工程を有する半導体装置の製造方法である。第2の手段は、リード(2)の先端部(21)が連結部材(4)をもって相互に連結されてなるリードフレームのステージ上に半導体チップを搭載して樹脂封止した後、前記の連結部材(4)を切断除去して前記のリード(2)を曲げ成形する工程を有する半導体装置の製造方法において、前記の連結部材(4)を切断除去するのに先立って前記のリード(2)の先端部(21)を細くカットしてメッキを施し、前記のリード(2)を曲げ成形する際に、前記のリード(2)の先端部(21)をプレスして薄くする工程を有する半導体装置の製造方法である。

【0008】上記目的のうち半導体製造装置は、リードフレームのリード(2)の先端部(21)を相互に連結する連結部材(4)を切断除去するリード連結部材切断手

段と前記のリード(2)を曲げ成形するリード成形手段とを有する半導体製造装置において、前記のリード(2)の先端部(21)を細くカットするリード先端部カット手段とリード先端部(21)をプレスして薄くするリード先端部プレス手段とが付加されている半導体製造装置によって達成される。

【0009】上記目的のうちリードフレームは、リード(2)の先端部(21)が連結部材(4)をもって相互に連結されているリードフレームにおいて、前記のリード(2)の先端部(21)が細くされているリードフレームによって達成される。

【0010】

【作用】リード成形時または成形後にリードの先端を強制的にプレスしてつぶすことによって、リードの平坦性が向上するとともに、リードの先端がつぶされて薄くなるので、先端部の半田ぬれ性も向上する。なお、リード連結部材4を切断除去するときにリード先端部21が細くカットされているので、先端部21がつぶされて広がっても実装時の半田ブリッジの発生は防止される。

【0011】なお、リード先端部21を細くカットしてメッキ処理をなした後にリード連結部材4を切断除去するようにすれば、リード先端部21の細くされた両側面にも半田メッキが施されるので半田ぬれ性がさらに向上する。

【0012】また、リード先端部21が細く形成されているリードフレームを使用すれば、リード先端部を細くカットする工程及びそのための装置が必要なくなる。

【0013】

【実施例】以下、図面を参照して、本発明に係る半導体装置の製造方法並びに半導体製造装置及びリードフレームについて説明する。

【0014】第1例

リードフレーム上に半導体チップを搭載して樹脂封止した後のリード部の形状を図2に示す。この形状は従来例と同一であるので説明を省略する。この状態でリード部をメッキ処理する。

【0015】図3に示すように、タイバー3を切断除去し、次いでリード連結部材4を切断除去するとともにリード2の先端部21を細くカットする。なお、同図(A)は平面図であり、(B)は側面図である。

【0016】次いで、図1に示すように、リード2を曲げ成形するとともにリード先端部21をプレスして薄くつぶす。なお、同図(A)は平面図であり、(B)は側面図である。

【0017】第2例

図4に示すように、タイバー3を切断除去するとともにリード2の先端部21を細くカットして半田メッキを施す。なお、同図(A)は平面図であり、(B)は側面図

である。

【0018】次に、図3に示すように、リード連結部材4を切断除去する。次いで、第1例と同様に、図1に示すように、リード2を曲げ成形するとともにリード先端部21をプレスして薄くつぶす。

【0019】第3例

図7に本発明に係るリードフレームのリード部の形状を示す。なお、同図(A)は平面図であり、(B)は側面図である。図において、1は樹脂モールドであり、2はリードであり先端部21が細く形成されている。3はタイバーであり、4はリードの先端部21を相互に連結する連結部材である。

【0020】第4例

本発明に係る半導体製造装置は、リードフレームのタイバー切断手段とリード連結部切断手段とリード曲げ成形手段とを有する半導体製造装置に、リード先端部を細くカットするリード先端部カット手段とリード先端部をプレスして薄くつぶすリード先端部プレス手段とを付加したものである。

【0021】

【発明の効果】以上説明したとおり、本発明に係る半導体装置の製造方法並びに半導体製造装置及びリードフレームにおいては、リードフレームのリード先端部を細くしてリードを曲げ成形する時にその先端部を強制的につぶして薄くしているため、リードの平坦性と半田ぬれ性とが共に向上し、プラスチックICの実装性が大幅に改善される。

【図面の簡単な説明】

【図1】第1実施例に係るプラスチックICのリード加工工程図(その3)である。

【図2】第1実施例に係るプラスチックICのリード加工工程図(その1)である。

【図3】第1実施例に係るプラスチックICのリード加工工程図(その2)である。

【図4】第2実施例に係るプラスチックICのリード加工工程図である。

【図5】従来技術に係るプラスチックICのリード加工工程図(その1)である。

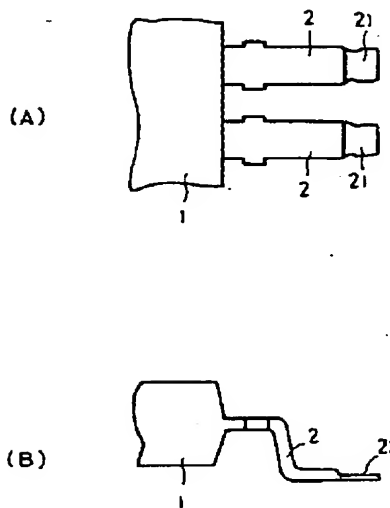
【図6】従来技術に係るプラスチックICのリード加工工程図(その2)である。

【図7】本発明に係るリードフレームの外形図である。

【符号の説明】

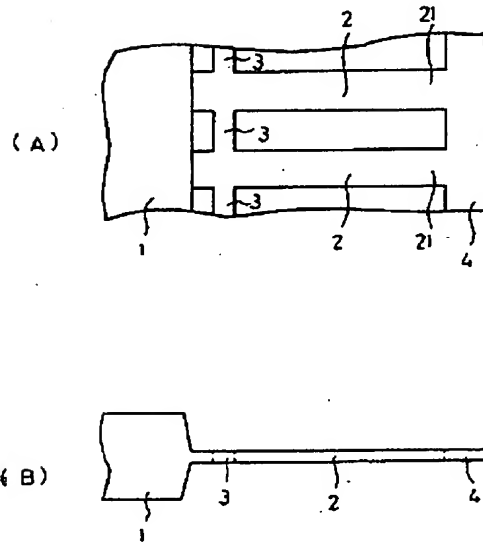
- 1 樹脂モールド
- 2 リード
- 21 リード先端部
- 3 タイバー
- 4 連結部材

【図1】

プラスチックICのリード加工工程図
(その3)

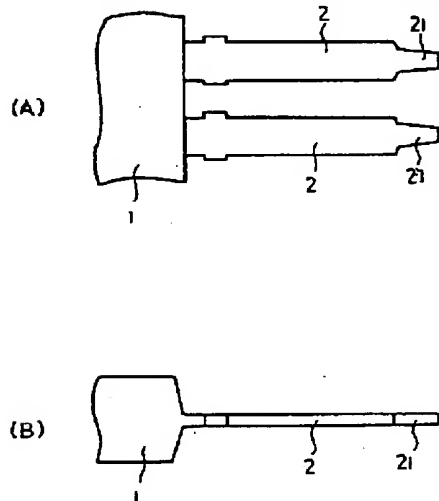
【図2】

プラスチックICのリード加工工程図 (その1)



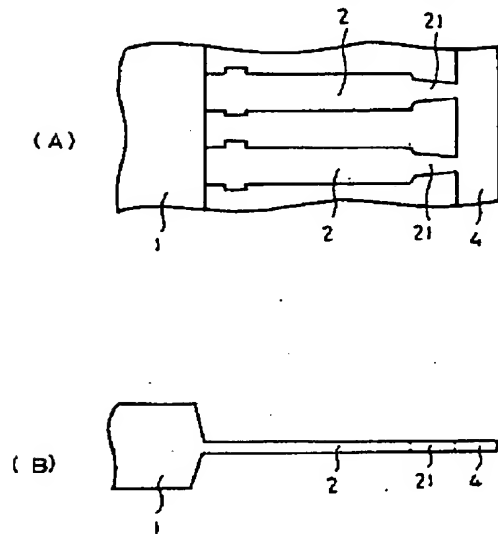
【図3】

プラスチックICのリード加工工程図 (その2)



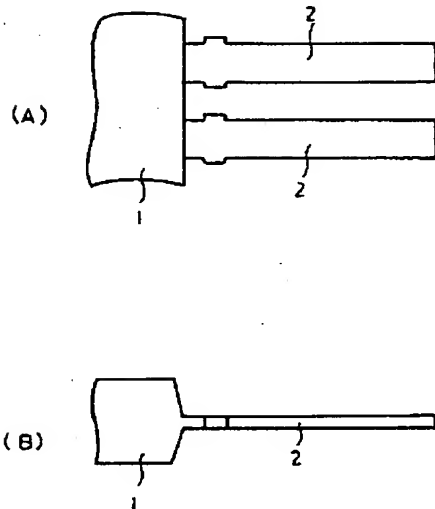
【図4】

プラスチックICのリード加工工程図



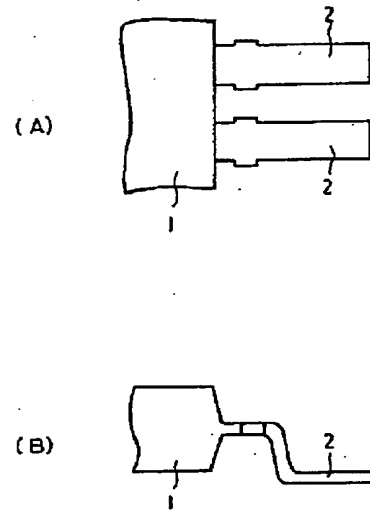
【図5】

従来技術のリード加工工程図（その1）



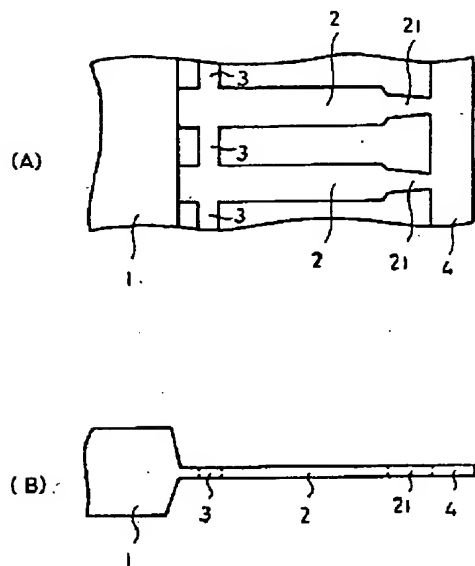
【図6】

従来技術のリード加工工程図（その2）



【図7】

リードフレームの外形図



フロントページの続き

(72)発明者 高橋 文仁

宮城県柴田郡村田町大字村田字西ケ丘1番
地1 株式会社富士通宮城エレクトロニ
クス内